

Universidade da Beira Interior

Séries de Problemas

Arquitectura de Computadores I

António Manuel Gonçalves Pinheiro

2010/11

4. Projecte um circuito digital, formalizando em algebra de Boole a seguinte situação:

Uma estudante consulta o catálogo da universidade e verifica que apenas se pode matricular em determinada disciplina de electrónica se satisfizer pelo menos uma das seguintes situações:

- Já completou 60 créditos e é uma estudante de engenharia;
- Já completou 60 créditos, é uma estudante de engenharia e tem o consentimento do departamento;
- Não é uma estudante de engenharia e tem o consentimento do departamento;
- Ainda não completou 60 créditos, não é uma estudante de engenharia;
- É uma estudante de engenharia e não tem o consentimento do departamento.

O circuito deve ter como entradas as diferentes situações possíveis.

Diga, também, quais as situações (depois de simplificar a função) que a estudante tem que cumprir.

5. Pretende-se projectar um circuito lógico, cuja entrada vai ser um número decimal representado em BCD X-3. Dele devem resultar duas saídas:

- Saída que sinaliza quando o número pertence ao intervalo $[3, 7]$;
- Saída que sinaliza quando o número BCD X-3 dá uma raiz exacta.

6. Um grupo de estudantes pretende organizar uma festa. Para se ter acesso à festa é necessário obedecer a pelo menos uma das seguintes regras:

- Ser do sexo feminino;
- Ser do sexo masculino com mais de 5 matrículas;
- Ser aluno de engenharia com aprovação a pelo menos 30 créditos;
- Ser aluno de engenharia e usar fato académico;
- Se não for aluno de engenharia tem que ter mais de 5 matrículas, aprovação a mais de 30 créditos e usar fato académico;
- Ser do sexo masculino, não ser aluno de engenharia e usar fato académico;
- Ser do sexo masculino, ter pelo menos aprovação a 30 créditos, não ser aluno de engenharia e não ter mais de cinco matrículas.

(a) Projecte um circuito que coloque uma saída a 1, sempre que o aluno possa entrar na festa.

(b) Diga quais são as condições em que não se tem acesso à festa.

7. Projecte um circuito combinacional que elabore a seguinte função:

- Y_1 assume o valor lógico 1 apenas quando:
 - A é 1;
 - B e C são 1;

- B é 1 e C é 0;
- Y_2 assume o valor lógico 2 apenas quando:
 - C é 0;
 - C é 1, e A e B são 0;
 - A é 1 e B é 0;

8. Os serviços sociais de uma universidade dão bolsas de:

- 200 Euros a quem estiver numa das seguintes situações:
 - Rendimento per capita inferior a 200 Euro e média superior a 14 valores;
 - Rendimento per capita inferior a 300 Euro e média superior a 16 valores;
- 150 Euro a quem estiver numa das seguintes situações:
 - Rendimento per capita inferior a 300 Euro e média superior a 14 valores;
 - Rendimento per capita inferior a 400 Euro escudos e média superior a 16 valores;
- 100 Euro a quem estiver numa das seguintes situações:
 - Rendimento per capita inferior a 400 Euro e média superior a 14 valores;
 - Média superior a 16 valores;

(a) Equacione o problema em termos de algebra de Boole.

(b) Implemente um circuito para o sistema descrito.

9. Pretende-se projectar um sistema digital de controlo para uma máquina de refrigerantes. A máquina aceita apenas uma moeda, que pode ser de 10, 20 ou 50 Centimos ou ainda 1 Euro. O objectivo é fornecer 4 tipos de bebida, cujos preços são:

- Cola: 1 Euro
- Sumo: 80 Centimos
- Água com gas: 50 Centimos
- Água sem gas: 40 Centimos

Pretende-se é projectar um circuito que dá o *troco* ou a *devolução da moeda* (caso não se tenha introduzido dinheiro suficiente para comprar o refrigerante pedido).

O troco deve ser constituído por moedas todas diferentes, sendo as saídas do circuito:

- Troco de uma moeda de 10 Centimos: T_{10}
- Troco de uma moeda de 20 Centimos: T_{20}
- Troco de uma moeda de 50 Centimos: T_{50}
- Devolução da moeda: DM

Desenhe o circuito lógico simplificado.

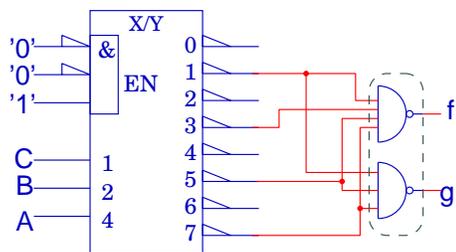
Nota: Tente resolver o problema apenas com 4 variáveis de entrada, codificando o tipo de moeda inserido e o tipo de refrigerante seleccionado.

1. Projecte um decodificador de 3 bits (elabore o desenho lógico e desenhe o respectivo símbolo) com as seguintes características:
 - Saídas activas em “LOW”.
 - “Enable” com duas entradas:
 - EN₁ activo em “LOW”
 - EN₂ activo em “HIGH”

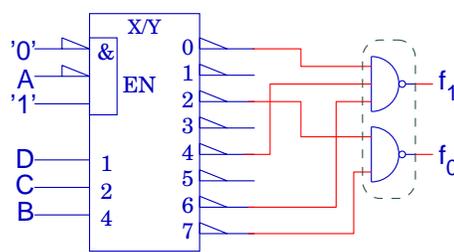
2. Projecte um decodificador de código BCD (elabore o desenho lógico e desenhe o respectivo símbolo) com as seguintes características:
 - Saídas activas em “HIGH”.
 - “Enable” com duas entradas:
 - EN₁ activo em “LOW”
 - EN₂ activo em “LOW”

3. Projecte um decodificador de código BCD (elabore o desenho lógico e desenhe o respectivo símbolo) com as seguintes características:
 - Saídas activas em “LOW”.
 - “Enable” com duas entradas:
 - EN₁ activo em “HIGH”
 - EN₂ activo em “LOW”

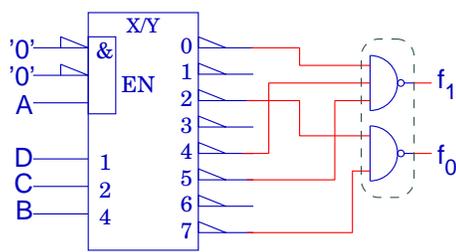
4. Obtenha as funções lógicas geradas pelos seguintes circuitos conversores de código:



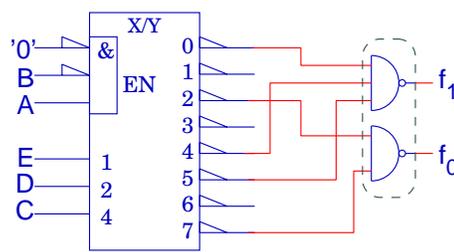
(a)



(b)

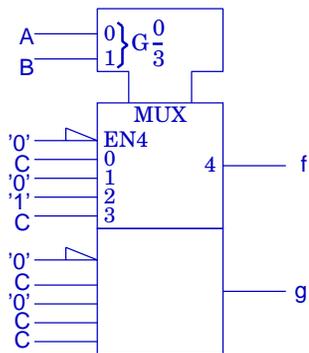


(c)

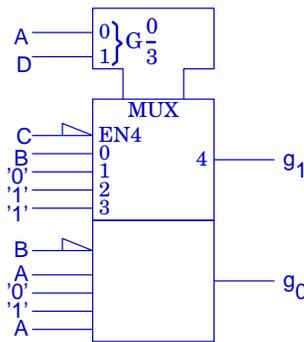


(d)

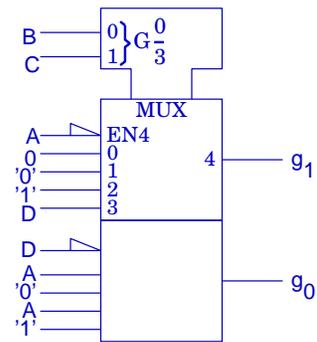
5. Obtenha as funções lógicas geradas pelos seguintes circuitos multiplexers:



(a)



(b)



(c)

6. Projecte um circuito conversor de código (use o decodificador '138) que gere as seguintes funções:

(a) $f = A\bar{B} + ABC + \bar{B}C$, $g = \bar{B}C + ABC$.

(b) $f = \bar{B} + ABC$, $g = A\bar{B} + ABC$.

7. Resolva o problema anterior usando um circuito multiplexer '155.

8. Obtenha um conversor de código para o problema 4 da série número 1.

9. Projecte um conversor de código que aceita à entrada um número BCD-8421, X , e coloca à saída o número $9-X$ representado em BCD $X-3$.

10. Projecte um conversor de código que aceita à entrada um número de três bits e coloca à saída um código binário refletido (de "Gray") de três bits.

11. Projecte um conversor de código que cumpra as seguintes especificações para as saídas Y_1 e Y_2 , considerando que as entradas A e B são activas em "HIGH" e C é activa em "LOW":

- Y_1 activa em "HIGH" quando:
 - A e B estão activas;
 - B não activa e C activa;
- Y_2 activa em "LOW" quando:
 - B está activa;
 - B não está activa e A e C estão activas;
 - A está activa e C não está activa;

12. Pretende-se desenvolver um circuito combinacional que controle o nível de luz num determinado local de trabalho.

O sistema está representado na figura e vai ter:

- Entradas:

- $L_1 L_0$, que são saídas digitais de um sensor de luz colocado no local de trabalho;
- E , que é uma saída digital de um sensor de luz colocada no exterior do edifício e que refere o nível de luz aí existente;
- $N_1 N_0$, que referem o número de janelas abertas (que permitem a passagem de luz) do edifício.

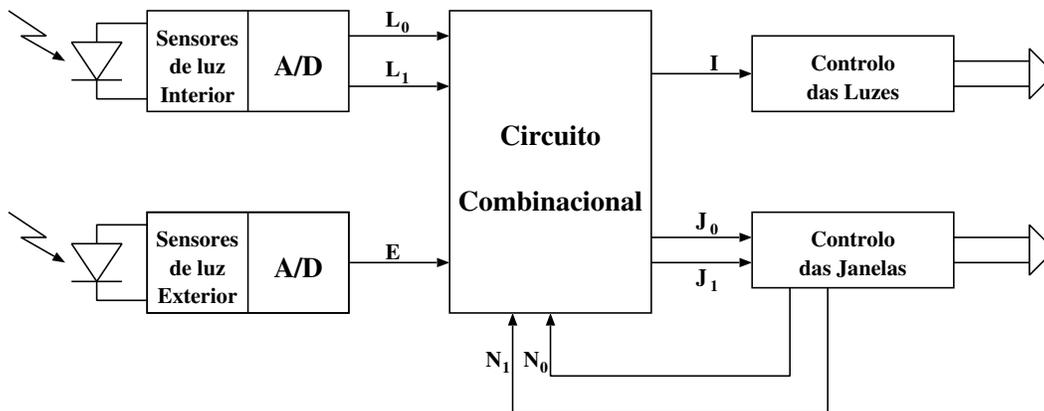
L_1	L_0	Significado	N_1	N_0	Significado
0	0	Escuridão	0	0	Janelas Fechadas
0	1	Luz Insuficiente	0	1	Metade das Janelas Abertas
1	0	Nível Adequado	1	0	Janelas Todas Abertas
1	1	_____	0	0	_____

E	Significado
0	Escuro
1	Claro

- Saídas:

- I , que vai accionar mecanismos que desencadeiam o acender ou apagar da luz artificial do edifício;
- $J_1 J_0$, que representam o número de janelas do edifício que permitem a passagem de luz.

J_1	J_0	Significado	I	Significado
0	0	Janelas Fechadas	0	Luzes Apagadas
0	1	Metade das Janelas Fechadas	1	Luzes Acesas
1	0	_____		
1	1	Janelas Todas Abertas		



Devem-se ter em consideração as seguintes regras na concepção do circuito combinacional:

- Prioridade das acções a desenvolver quando há luz exterior:
 - (a) Abrir metade das janelas
 - (b) Abrir todas as janelas

(c) Ligar a luz artificial e fechar janelas

Nesta situação, deve-se também ter em conta, que quando o nível de luminosidade é adequado, o sistema deve permanecer na situação em que está, para não se originarem situações de instabilidade no sistema.

- Quando há falta de luz exterior devem-se fechar as janelas e ligar a luz artificial.

Nota: Todas as situações não especificadas no enunciado devem ser resolvidas usando o bom senso do projectista.

- (a) Desenvolva uma tabela de verdade, em que se especifique uma solução para o circuito combinacional.
- (b) Projecte um circuito optimizado do ponto de vista de Algebra de Boole.
- (c) Projecte um circuito em que apenas são utilizadas portas lógicas "NAND" e "NOT".
- (d) Projecte um circuito *Conversor de Código* (cascata de Descodificador com Codificador), utilizando descodificadores do tipo '138, e portas lógicas "NAND" para o codificador.

1. Considere os números representados em complemento para dois. Faça a soma entre estes números e diga qual o resultado. Quais os casos em que há “overflow”?

(a) $1001 + 0101$

(b) $1010 + 1100$

(c) $1101 + 1110$

(d) $0100 + 0101$

2. Projecte uma unidade aritmética que dados os números de quatro bits a e b representados em complemento para 2 resulte:

(a) o número de quatro bits c representado em complemento para 2 tal que:

$$f = \begin{cases} a - b & \text{Se } S = 0 \\ -a + b & \text{Se } S = 1 \end{cases}$$

(b) as “flags” “overflow” X e zero Z .

(c) a flag M que simboliza que o resultado pertence ao intervalo $-4 \leq f \leq 3$

3. Projecte uma unidade aritmética que que dados os números de quatro bits a e b representados em complemento para 2 resulte o número de quatro bits c representado em complemento para 2 conforme a tabela ao lado.

S_1	S_0	c
0	0	$a + b$
0	1	$a - b$
1	0	b
1	1	$-b$

4. Pretende-se um circuito lógico que aceita como entrada dois números de dois bits: A_1A_0 e B_1B_0 . Deve gerar como saída $P_3P_2P_1P_0$ (nº de 4 bits) que é o produto de A por B. Projecte o circuito.

1. Para a arquitectura estudada nas aulas teóricas, projecte um controlador que estabeleça o seguinte procedimento:

$$\alpha \leftarrow \beta - \alpha + 1$$

2. Para a arquitectura estudada nas aulas teóricas, projecte um controlador que estabeleça o seguinte procedimento:

$$\beta \leftarrow 2 \times \alpha - \beta$$

se não houver "overflow" em nenhuma das operações aritméticas. Caso haja, fazer $\beta = 0$

3. Para a arquitectura estudada nas aulas teóricas, projecte um controlador que estabeleça o seguinte procedimento:

(a) Repetir a operação $\text{Acc} - \alpha - 1 \rightarrow \beta$, enquanto der resultado negativo.

(b) Caso contrário, parar o procedimento.

4. Para a arquitectura estudada nas aulas teóricas, projecte um controlador que estabeleça o seguinte procedimento:

$$\text{Se: } \begin{cases} \alpha - \beta < 0 \Rightarrow \text{trocar } \alpha \text{ com } \beta (\alpha \rightleftharpoons \beta) \\ \alpha - \beta \geq 0 \Rightarrow \text{fazer } \alpha = 2 \times \beta + 1 \end{cases}$$

5. Para a arquitectura estudada nas aulas teóricas, projecte um controlador que estabeleça o seguinte procedimento:

$$\text{Se: } \begin{cases} 2 \times \alpha = \beta \Rightarrow \text{trocar } \alpha \text{ com } \beta (\alpha \rightleftharpoons \beta) \\ 2 \times \alpha > \beta \Rightarrow \text{fazer } \alpha \leftarrow \beta + 1 \\ 2 \times \alpha < \beta \Rightarrow \text{fazer } \beta \leftarrow \alpha + 1 \end{cases}$$

6. Para a arquitectura da figura 1 foi desenvolvido o controlador da figura 2.

(a) Qual a operação realizada pelo controlador da figura 2 sabendo que F_S representa o sinal do número contido no registo **Acc**.

(b) Como se pode obter F_S ?

(c) O controlador da figura não gera a variável W_β . Onde deve ser ligado W_β ?

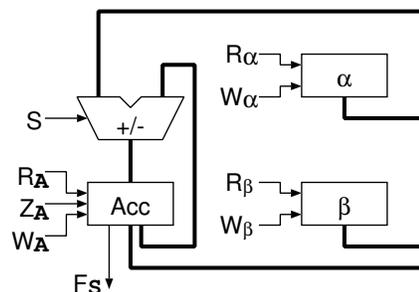


Figura 2

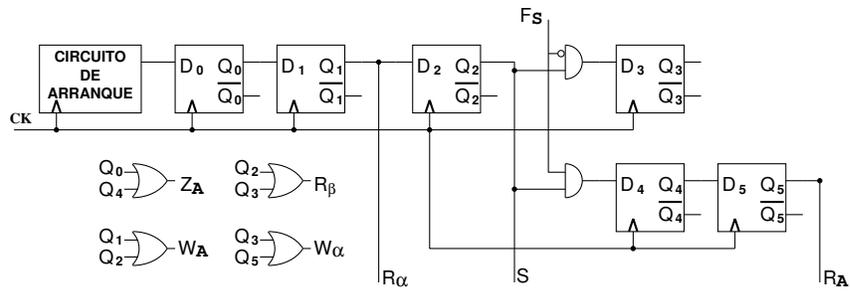


Figura 3

7. Para a arquitectura da figura ao lado, desenvolva um controlador (fluxograma e circuito com um flip-flop por estado) que faça a operação:

$$\alpha = \begin{cases} 2 * \alpha - \beta & \text{Se } \alpha \geq \frac{\beta}{2} \\ 0 & \text{c.c.} \end{cases}$$

considerando que o registo **SR** ("Status Register") contem as "flags" **F_x** ("overflow") e **F_s** (signal). Se existir "Overflow" em alguma operação aritmética, os registos devem ser todos colocados a zero.

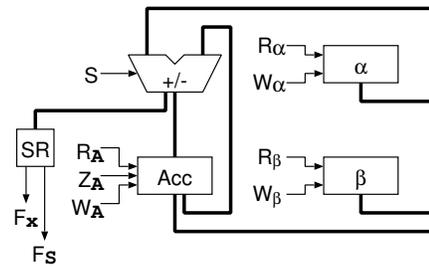


Figura 3

1. Na figura 1 é apresentado um circuito de memória.
 - (a) Classifique os circuitos relativamente ao tipo de memória. Qual a sua capacidade de armazenamento?
 - (b) Quais os endereços ocupados pelos circuitos de memória?
2. Na figura 2 está representado um circuito de memória incompleto.
 - (a) Classifique os circuitos relativamente ao tipo de memória. Qual a sua capacidade de armazenamento?
 - (b) Ligue as entradas e saídas do descodificador adequadamente, de forma a que as memórias fiquem respectivamente com os endereços: M0,M1: 2000H-23FFH e M2: 3C00H-3FFFH
3. Considere o circuito da figura 3.
 - (a) Caracterize os circuitos de memória representados no circuito.
 - (b) Obtenha um mapa de endereços para este circuito de memória.
4. Num sistema com barramentos de dados e de endereços de 16 linhas, pretende-se criar uma zona de memória ROM e uma zona de memória RAM.

A zona de memória ROM tem 4K palavras e encontra-se nas posições correspondentes aos endereços mais baixos do mapa de memória do sistema. Para implementar esta zona estão disponíveis circuitos integrados ROM com uma organização interna de $2K \times 16$ com entrada de selecção activa no nível baixo (\overline{CS}).

A zona de memória RAM tem 2K palavras e encontra-se nas posições correspondentes aos endereços imediatamente acima do meio do mapa de memória do sistema. Para implementar esta zona estão disponíveis circuitos integrados RAM com uma organização interna de 1Kbyte com entrada de selecção activa no nível baixo (\overline{CS}).

Considere que as eventuais entradas de habilitação de saída e de escrita dos circuitos integrados de memória são activas no nível baixo.

 - (a) Quantos circuitos integrados ROM e RAM são necessários para implementar os blocos de memória acima referidos?
 - (b) Desenhe um diagrama lógico que represente a ligação dos circuitos integrados ROM e RAM aos barramentos de dados e de endereços, e às linhas de controlo (\overline{RD} , \overline{WR}) do sistema.
 - (c) Desenhe um circuito de descodificação para a selecção dos vários circuitos integrados de memória.

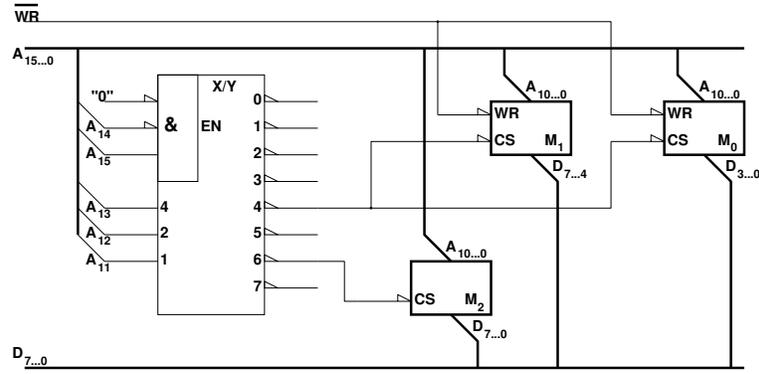


Figura 1

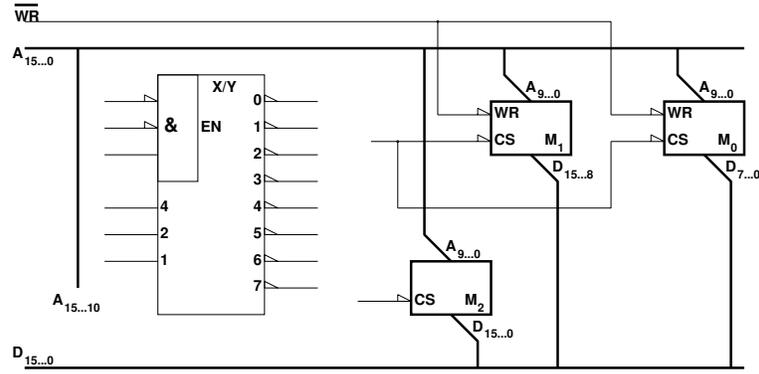


Figura 2

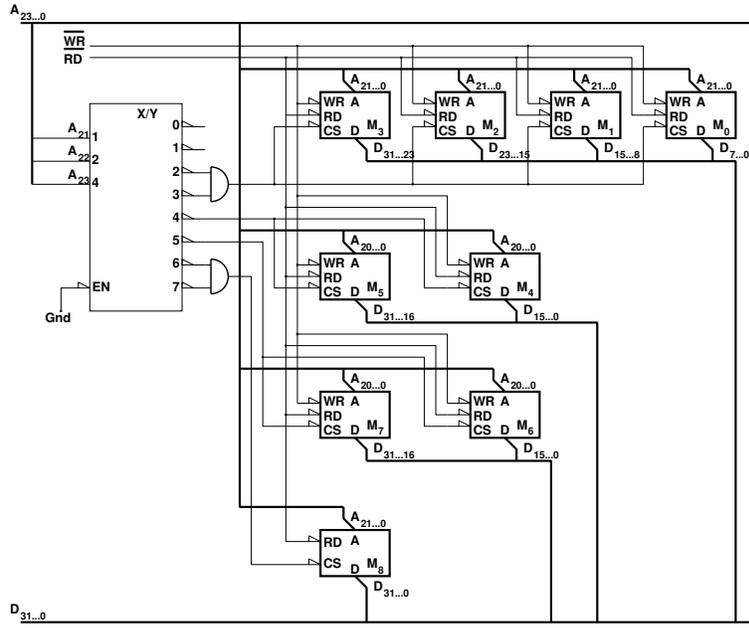


Figura 3