

Microprocessadores

RISC

“Reduced Instruction Set Computer”

António M. Gonçalves Pinheiro

Departamento de Física
Universidade da Beira Interior
Covilhã - Portugal

pinheiro@ubi.pt

“Arquitecturas RISC”

Introdução

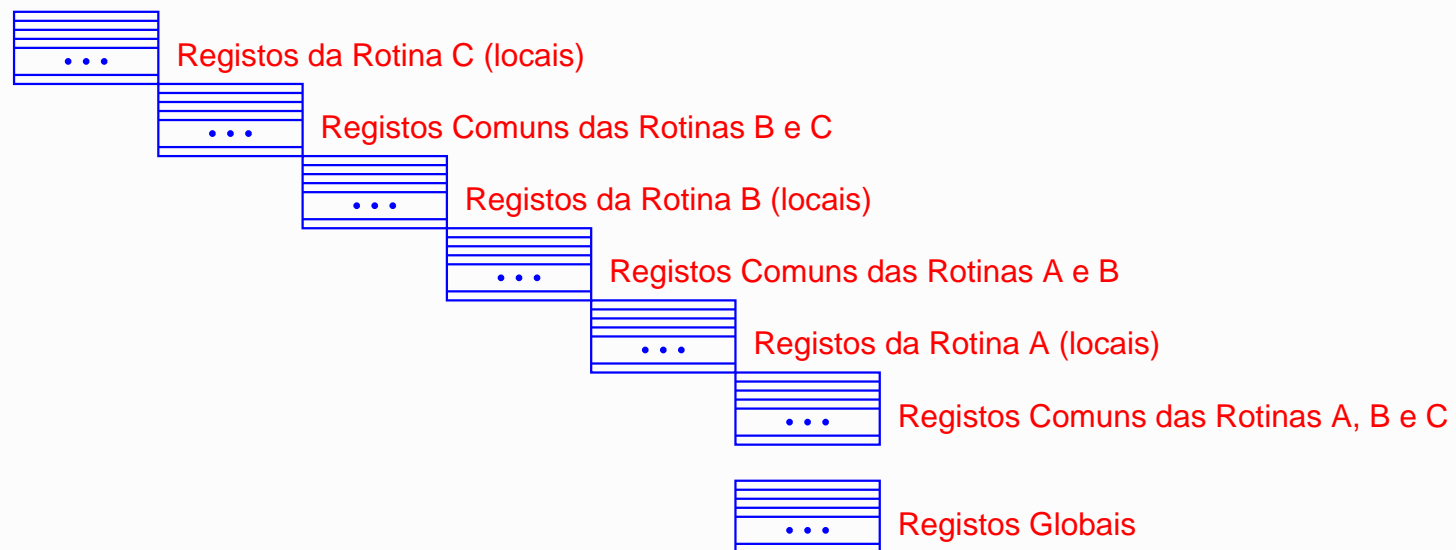
- **CISC** - Complex Instruction Set Computer.
 - Grande *Conjunto de Instruções* (mais de 100);
 - Existem Instruções excessivamente especializadas que são pouco utilizadas;
 - Elevado número de *Modos de Endereçamento* (de 5 a 20);
 - Formato das Instruções com Comprimento Variável;
 - Instruções que manipulam Operandos em Memória
- **RISC** - Reduced Instruction Set Computer.
 - *Conjunto de Instruções* relativamente pequeno;
 - Número de *Modos de Endereçamento* relativamente pequeno.
 - Acesso à memória limitado a Instruções de “Load” ou “Store”
 - As operações são feitas entre registos da CPU;
 - Tipicamente existe um Elevado número de Registos na CPU;
 - Formato das Instruções com Comprimento Fixo, fáceis de decodificar;
 - Execução de Instruções num único ciclo;
 - Pipelines de Instruções eficiente.



“Arquitecturas RISC”

Características de Hardware

- Pipelines de Instruções eficiente.
- Elevado número de Registos na CPU.
 - Janelas de Registos *Sobrepostas*;
Melhora a eficiência da chamada e retorno de rotinas.



“Arquitecturas RISC”

Registro versus Memória

- Registos poupam tempo.
Cache faz melhor uso do espaço, porque é usada dinamicamente para armazenar instruções e dados.
- Registos originam ocupação do espaço ineficiente.
Nas caches os dados são lidos em blocos, resultando muitas vezes em ineficiência, já que muitos poderão não vir a ser usados.
- A matriz de registos só necessita de armazenamento em memória quando ela fica completamente preenchida.
Nas cache, esses dados podem ser reescritos por outra informação, nomeadamente instruções.
- Com a matriz de registos não há a sobrecarga de endereçamento.
A matriz de registos ainda permite que a cache seja utilizada quase exclusivamente por instruções.

“Arquitecturas RISC”

Características de Software

- **RISC** - Reduced Instruction Set Computer.
 - Acesso à memória limitado a Instruções de “Load” ou “Store”
 - As operações são feitas entre registos da CPU;
 - Modos de Endereçamento são limitados em número;
 - Formato das Instruções com Comprimento Fixo, fáceis de decodificar;
 - Instruções realizam operações elementares.
- **CISC** - Complex Instruction Set Computer.
 - O acesso À memória está directamente disponível na maioria das instruções.
 - Elevado número de *Modos de Endereçamento* (de 5 a 20);
 - Formato das Instruções com Comprimento Variável;

“Arquitecturas RISC”

CISC versus RISC

- **CISC faz uso de instruções mais pequenas de forma a reduzir o “semantic gap”.**
O uso destas instruções é raro e o código acaba por ter um número de instruções pouco mais pequeno.
- **Na realidade, a maior complexidade das instruções CISC leva a instruções maiores, acabando por ocupar mais memória e portanto, esbatendo a vantagem conseguida com um programa mais pequeno.**

Tipicamente os RISC usam instruções de 16 bits.

R4000 da MIPS - Formato das Instruções

